

## ارائه یک اینورتر تک فاز فتولتاییک جدید با بازدهی بسیار بالا به منظور حذف جریان نشتی حالت مشترک در کاربردهای ریزشبکه

مهرداد محمودیان<sup>۱</sup>، محسن گیتی زاده<sup>۲\*</sup>، امیرحسین رجایی<sup>۳</sup>

<sup>۱</sup> دانشجوی دکتری دانشکده مهندسی برق و الکترونیک، دانشگاه صنعتی شیراز، شیراز، ایران

m.mahmoudian@sutech.ac.ir

<sup>۲</sup> دانشیار دانشکده مهندسی برق و الکترونیک، دانشگاه صنعتی شیراز، شیراز، ایران

gitizadeh@sutech.ac.ir

<sup>۳</sup> استادیار دانشکده مهندسی برق و الکترونیک، دانشگاه صنعتی شیراز، شیراز، ایران

a.rajaei@sutech.ac.ir

**چکیده:** این مقاله یک ساختار جدید را برای حذف جریان نشتی حالت مشترک در اینورترهای متصل به شبکه ارائه می کند. به منظور حذف جریان نشتی در اینورترهای فتولتاییک متصل به شبکه، تاکنون توپولوژی های بسیاری معرفی شده اند، اما بازدهی هیچ یک از آنها به بالای ۹۸ درصد نمی رسد. در این مقاله، یک اینورتر جدید ارائه می شود که ضمن حذف جریان نشتی، بازدهی را بالا می برد و از لحاظ اقتصادی مقرون به صرفه است؛ زیرا این ساختار از شش کلید و دو دیود تشکیل شده که در مقایسه با موارد مشابه، از تعداد المان های کمتری برخوردار است. در این اینورتر، تلفات توان نسبت به توپولوژی های معروف مانند H5، H6 و HERIC کمتر بوده و استرس ولتاژ سوئیچ ها کاهش می یابد. این ویژگی ها به دلیل ترکیب بندی منحصر به فرد ساق های اینورتر و مکان قرارگیری کلیدها و دیودها و تشکیل مسیر هرزگرد مناسب پدید می آیند. مسیر هرزگرد، قسمت AC را از سمت DC مجزا می کند و باعث قطع شارش جریان نشتی از آرایه فتولتاییک به شبکه AC می گردد. این موضوع باعث بهبود شاخص های قابلیت اطمینان شبکه و حفظ استانداردهای حفاظتی خواهد شد. در انتها با مقایسه اینورتر پیشنهادی با گونه های موجود، صحت این مطالب اعتبارسنجی می گردد.

**واژه های کلیدی:** اینورترهای متصل به شبکه، جریان نشتی حالت مشترک، فتولتاییک.

## ۱. مقدمه

سال گارانتی برای سیستم های PV اعلام کرده اند. اما شایان ذکر است که متأسفانه متوسط طول عمر اینورترهای PV متصل به شبکه در حدود ۵ سال برآورد می شود [۹]. در نتیجه، به منظور رعایت تعهد ضمانت سیستم های فتوولتاییک، جایگزین سازی اینورترها بین سه تا پنج بار در طول مدت گارانتی، امری ضروری به نظر می رسد. به هر حال، این عملکرد بار زیادی بر سرمایه گذاری های سیستم تحمیل می کند. اینورترهای فتوولتاییک متصل به شبکه باید مطابق با استانداردهای شبکه و قوانین حاکم بر آن مورد استفاده قرار بگیرند؛ به گونه ای که با معیارهای حفاظتی سیستم و بهره برداری مطابقت داشته باشند [۱۰-۱۱]. مشخصات الکتریکی مدارها مانند حفاظت و شناسایی جریان نشتی، نظارت و حفاظت بر فرکانس شبکه، کنترل توان اکتیو و راکتیو و کیفیت توان از جمله این فاکتورها به حساب می آیند. بدین منظور سخت ترین و دقیق ترین استانداردها برای سیستم های PV اعلام می گردد تا آن ها ایمنی و ملزومات مربوط به قابلیت اطمینان سیستم را تأمین کنند.

اگر اتصالات الکتریکی میان پنل های PV و شبکه قدرت توزیع در سیستم های بدون ترانسفورماتور متصل به شبکه، به درستی قرار گرفته باشند، جریان نشتی ایجاد شده از طریق خازن های پارازیتی PV را می توان به دقت کنترل نمود. جریان نشتی بیشتر از ۳۰۰ mA، ظرف مدت ۰/۳ ثانیه در استاندارد ۱-۱-۱۲۶ VDE بنا به مسائل حفاظتی، باید قطع گردد [۱۲]. کاربرد ابزارهای حفاظت جریان نشتی در استاندارد آلمانی به VDE-AR-N 4105 شرح داده شده است. برای افزایش پایداری و قابلیت اطمینان شبکه، کنترل فرکانس شبکه و کنترل توان های تولیدی اکتیو و راکتیو در استاندارد نام برده انتشار یافته و به طور جامع مورد توجه قرار گرفته است.

با توجه به مسائل و بررسی های فوق، مشکلات و نگرانی های اصلی در اینورتر فتوولتاییک بدون ترانسفورماتور می تواند در سه بعد زیر خلاصه شود:

۱. راندمان: بازدهی بالا مهم ترین شاخص بررسی عملکرد سیستم PV است. بازده کلی بسیار بالا برای سیستم های توزیعی PV، ۹۷/۷٪ از طریق Steca's stecaGrid ۳۶۰۰ تولید شده است [۱۳]. این موضوع با فناوری تأمین توان Goodwe-4000-GW4000-SS به ۹۶/۹٪ می رسد [۱۴].

۲. قابلیت اطمینان: میانگین زمان بین خطاها<sup>۸</sup> (MTBF) و میانگین زمان رخداد اولین خطا<sup>۹</sup> (MTFF) دو پارامتر مهم برای بررسی قابلیت اعتماد سیستم است [۱۵-۱۷]. الزام وجود طرح بهینه

از سال ها پیش تاکنون اینورترهای تک فاز منبع ولتاژ بدون ترانسفورماتور<sup>۱</sup> در صنعت حضور یافته و کاربردهای موفقیت آمیزی در سیستم های فتوولتاییک<sup>۲</sup> متصل به شبکه داشته اند. بسیاری از مدل های پیشرفته صنعتی و ابداعات جدید، فقط در طی چند سال اخیر منتشر و به بازار معرفی شده اند. منابع فتوولتاییک به دلیل قابل اعتماد بودن<sup>۳</sup>، تمیز بودن<sup>۴</sup> و عاری بودن از انتشار گازهای آلوده کننده هوا<sup>۵</sup>، به عنوان یکی از بهترین و نویدبخش ترین منابع انرژی تجدیدشدنی پذیرفته شده است [۳-۱]. با توجه به قوانین بازار سالانه فتوولتاییک کل، که از سوی انجمن صنعت فتوولتاییک اروپا<sup>۶</sup> (EPIA) منتشر شده، بازار جهانی PV در سال ۲۰۱۲ تقریباً ۳۱ GW تبادل انرژی داشته که این میزان چهار برابر سال ۲۰۰۸ است. پیش بینی می شود اگر بازار PV به عنوان بازار محرک سیاست گذاری باقی بماند، این میزان به ۸۴ GW می رسد. در اروپا بخش مسکونی با سیستم های PV توزیع، با نرخ ۲۱٪ رشد کرده اند و پیش بینی می شود که در سال های نزدیک، با سرعت بیشتری در حال افزایش باشد [۴].

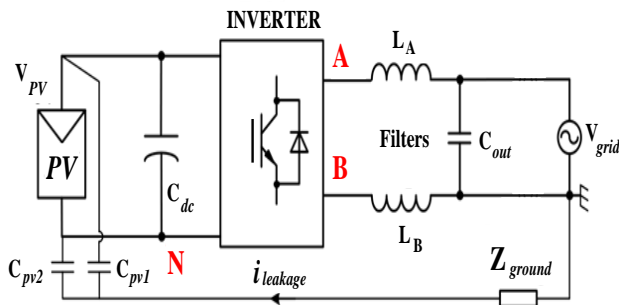
اینورترهای متصل به شبکه<sup>۷</sup> واسطه های مهمی میان پنل های PV و شبکه توزیع هستند که عموماً به سیستم ایزوله (بدون اتصال گالوانیکی) و سیستم غیر ایزوله (با اتصال گالوانیکی) تقسیم بندی می شوند. ترانسفورماتورهای فرکانس بالای کم حجم در سمت بخش DC یا ترانسفورماتورهای حجیم فرکانس پایین در سمت قسمت AC شبکه، معمولاً به عنوان ابزاری برای حذف اتصال گالوانیک و پدید آوردن ایزولاسیون قسمت DC از بخش AC مورد استفاده قرار می گیرند. این عمل می تواند ایمنی سیستم را بهبود بخشد، اما متأسفانه راندمان کلی مدار به واسطه تلفات زیاد ترانسفورماتورها و دیگر المان های سیستم کاهش می یابد. در صورتی که ترانسفورماتور حذف گردد، سیستم بدون ترانسفورماتور یا غیر ایزوله می تواند بازده را تا حد قابل قبولی نسبت به حالت ایزوله افزایش دهد [۵]. به علاوه، هزینه ساخت سیستم با حذف ترانسفورماتورها و دیگر المان های مربوط مانند حس گرهای ایزولاسیون کاهش می یابد [۸-۶].

به منظور افزایش رقابت پذیری و پدید آمدن بازار مناسب در سیستم های توزیع PV، برخی تولیدکنندگان این محصول، بیش از ۲۰

1. Single Phase Voltage Source Transformer-less Inverters
2. Photovoltaic
3. Reliable
4. Clean
5. Emission-free
6. European Photovoltaic Industry Association
7. Grid-Connected Inverters

8. Mean Time Between Failures  
9. Mean Time to First Failure

توپولوژی‌های بسیاری ارائه شده‌اند، اما به دلیل قیمت بالای ترانسفورماتور، معمولاً استفاده از اینورترهای سویچینگ در کاربردهای توان پایین ارجحیت دارد. در اینورترهای دسته دوم که به اینورترهای سویچینگ معروف‌اند، یک اتصال گالوانی<sup>۵</sup> بین قسمت DC و AC برقرار می‌گردد که موجب پدید آمدن «جریان نشتی حالت مشترک»<sup>۶</sup> یا همان  $I_{CM}$  خواهد شد. مدار معادل ساده شده‌ای از مسیر شارش این جریان در اینورترهای بدون ترانسفورماتور در شکل (۱) دیده می‌شود. همان‌گونه که ملاحظه می‌گردد، جریان حالت مشترک از طریق حلقه‌ای شامل منبع ولتاژ DC، کلیدهای اینورتر، سلف فیلتر، شبکه AC، امپدانس زمین و خازن پارازیتی  $C_{pv}$  در مدار شارش می‌کند.



شکل (۱): مدار معادل یک اینورتر تک‌فاز متصل به شبکه و مسیر بسته شدن جریان نشتی

در شکل (۱) المان‌ها عبارت‌اند از:

$C_{pv}$ : خازن پارازیتی بین آرایه فتولتاییک و زمین مدار

$V_{pv}$ : منبع ولتاژ DC آرایه فتولتاییک

$C_{dc}$ : ظرفیت خازنی آرایه فتولتاییک

$L_A$  و  $L_B$ : اندوکتانس فیلتر خروجی<sup>۷</sup>

$C_{out}$ : ظرفیت خازنی قسمت AC

$Z_{ground}$ : امپدانس زمین و مسیر شارش جریان نشتی

ولتاژ حالت مشترک یا  $V_{cm}$  میانگین ولتاژ نقاط A و B تا نقطه N

در مدار می‌باشد. همچنین، ولتاژ  $V_{dm}$  دیفرانسیل ولتاژ نقاط مذکور است. شکل (۲) مدار معادل این شبکه را برای محاسبه ولتاژ حالت مشترک نهایی به تصویر کشیده است.

بنابراین طبق شکل، می‌توان این چنین تعریف کرد:

$$V_{cm} = \frac{V_{AN} + V_{BN}}{2} \quad (1)$$

سنجش قابلیت اطمینان برای اینورترهای PV، نه تنها می‌تواند رضایت مشتری و اعتبار برند را افزایش دهد، بلکه از هزینه‌های حفاظت نیز می‌کاهد. به علاوه، استانداردهای به‌روزشده شبکه PV برای قابلیت اطمینان اینورترهای PV استفاده می‌شوند تا پایداری شبکه مورد حفظ گردد.

۳. هزینه: گزارش‌های انتشار یافته توسط دپارتمان انرژی<sup>۱</sup> (DOE) ایالات متحده آمریکا نشان می‌دهند که قیمت‌های مصوب برای سیستم‌های PV مسکونی با توان پایین ( $\leq 10 \text{ kw}$ ) ارسال ۲۰۰۹، از ۸ دلار بر وات به ۴/۸ دلار بر وات ارسال ۲۰۱۳ کاهش یافته است. این موضوع همچنین حاکی از آن است که اینورترهای PV ۱۰ تا ۲۰ درصد هزینه اولیه را به خود اختصاص می‌دهند [۱۸]. کاهش قیمت برای اینورترهای PV، بدون شک می‌تواند رقابت‌پذیری تولید PV را برای سرمایه‌گذاران و تولیدکننده‌ها افزایش دهد.

به جز مسائل مذکور، ساختار سیستم و مدل آن، تنظیم نقطه استخراج حداکثر توان<sup>۲</sup> (MPPT)، کنترل توان اکتیو یا راکتیو، تolerانس<sup>۳</sup> خطای سیستم [۱۹] و غیره، توجه زیادی را به خود معطوف ساخته‌اند. با وجود اینکه درک کاملی از سیستم‌های اینورتر PV متصل به شبکه، بررسی کلی مدل‌ها و کنترل اینورتر تک‌فاز متصل به شبکه در چندین مرجع صورت پذیرفته است [۲۰]، حذف جریان نشتی موجود در سیستم‌های بدون ترانسفورماتور<sup>۴</sup> PV به خوبی مورد ارزیابی قرار نگرفته‌اند.

در این مقاله، ابتدا مکانیسم تولید و حذف جریان نشتی حالت مشترک مورد بررسی قرار می‌گیرد. سپس با مروری بر اینورترهای موجود، مزایا و معایب آن‌ها شرح داده خواهد شد. در انتها با ارائه مبدل پیشنهادی مبتنی بر اینورتر با سلف متقارن، یک ساختار بهینه پیشنهاد می‌گردد که در مقایسه با موارد موجود و مشابه، دارای تلفات توان اکتیو کمتر و راندمان بالاتری است. در نهایت اعتبارسنجی اینورتر پیشنهادی و مقایسه آن با اینورترهای موجود، صحت این ادعا را ثابت می‌کند.

## ۲. تولید و حذف جریان $I_{CM}$

معمولاً در اتصال آرایه‌های فتولتاییک به شبکه برق AC دو نمونه اتصال مورد توجه است: ۱. اتصال قسمت DC به AC با استفاده از ترانسفورماتور؛ ۲. اتصال قسمت DC به AC بدون استفاده از ترانسفورماتور و با توجه به اتصالات گالوانی. در حالت اول تاکنون

5. Galvanic

6. Common Mode Leakage Current

7. Output Filter Inductance

1. Department of Energy

2. Maximum Power Point Tracking

3. Tolerance

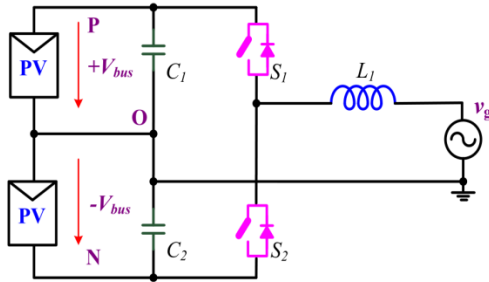
4. Transformer

## ارائه یک اینورتر تک فاز فتوولتاییک جدید با بازدهی بسیار بالا به منظور... ۵

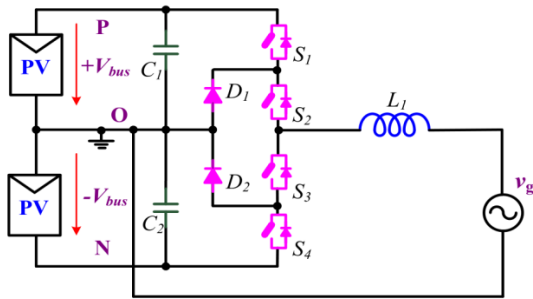
که  $V_{dm}=0$ . لذا می توان شرط حذف جریان نشتی را این گونه برآورد کرد:

$$L_A = L_B \rightarrow V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} = cte \quad (۸)$$

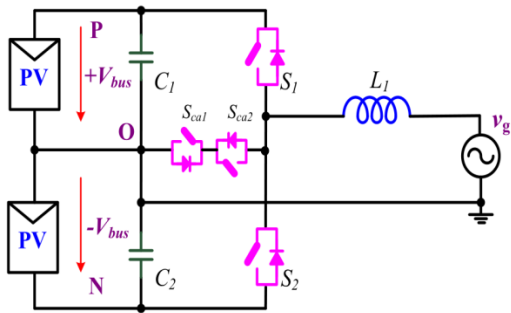
در نتیجه،  $VSI'$  های بدون ترانسفورماتور می توانند به گروه مبتنی بر سلف نامتقارن و گروه مبتنی بر سلف متقارن تقسیم بندی گردند.



شکل (۳): اینورتر دوسطحی نیم پل [۲۱]



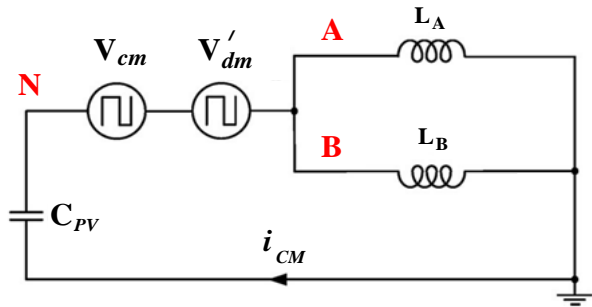
شکل (۴): اینورتر سه سطحی NPC [۲۲]



شکل (۵): اینورتر سه سطحی نوع T [۲۳]

$$V'_{dm} = \frac{V_{dm}}{2} \frac{(L_B - L_A)}{(L_B + L_A)} \quad (۲)$$

$$V_{dm} = V_{AN} - V_{BN} \quad (۳)$$



شکل (۲): مدار معادل ساده شده برای محاسبه جریان نشتی

از آنجایی که  $i_{cm}$  (ناشی از ولتاژ نهایی حالت مشترک) در حلقه مذکور شارش پیدا می کند، می توان ولتاژ حالت مشترک را با در نظر گرفتن تأثیرات سلف های فیلتر، این چنین بیان نمود:

$$V_{t,cm} = V_{cm} + \frac{V_{dm}}{2} \frac{(L_B - L_A)}{(L_B + L_A)} \quad (۴)$$

$$= \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(L_B - L_A)}{(L_B + L_A)}$$

واضح است که شرط حذف جریان نشتی حالت مشترک، ثابت نگه داشتن ولتاژ  $V_{t,cm}$  خواهد بود. لذا می توان نوشت:

$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(L_B - L_A)}{(L_B + L_A)} \quad (۵)$$

$$= cte$$

در برخی اینورترها مانند اینورترهای خانواده نیم پل یا باک دوگانه و غیره (شکل های ۳ تا ۶)، فقط یک سلف فیلتر استفاده شده است و سلف دیگر صفر است [۲۱-۲۴]. اگر فرض کنید  $L_A=0$  رابطه (۶) به دست می آید.

$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(L_B)}{(L_B)} \quad (۶)$$

$$= V_{AN} = cte$$

و اگر  $L_B=0$  گردد، فرمول (۷) استخراج خواهد شد.

$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(-L_A)}{(+L_A)} \quad (۷)$$

$$= V_{BN} = cte$$

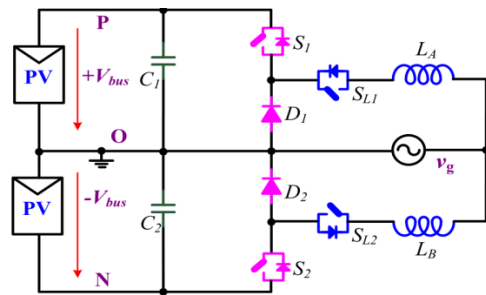
در نمونه های دیگر، اینورترهای بدون ترانسفورماتور مانند مراجع [۲۵-۲۷] نشان داده شده در شکل های (۷) تا (۹)، هر دو سلف  $L_A$  و  $L_B$  موجود و معمولاً برابر است. تساوی این دو سلف نتیجه می دهد

یک مازول باک استفاده شده تا ولتاژ نیم سیکل مثبت تولید شود و باک دیگر مسئول ولتاژ نیم سیکل منفی است. این دو مازول باک هم در ساختار سری و هم در ترکیب موازی می‌توانند در کنار یکدیگر قرار بگیرند. ساختار سری این مدل، در [۲۴] معرفی شده و در شکل (۶) به تصویر کشیده شده است. سوئیچ  $S_1$  به همراه دیود  $D_1$  مازول بالایی و سوئیچ  $S_2$  به همراه دیود  $D_2$  مازول پایینی را تشکیل می‌دهند. در نیم سیکل مثبت فرکانس قدرت، کلید  $SL_1$  تماماً روشن است تا کلید  $S_1$  با عملکرد فرکانس بالای خود، ولتاژ نیم سیکل مثبت خروجی اینورتر را تولید کنند. در این زمان، اتصال مازول پایینی از مدار قطع می‌گردد. این الگوی عملکردی در نیم سیکل منفی برعکس خواهد بود. سوئیچ‌های  $SL_1$  و  $SL_2$  توسط فرکانس قدرت برای بلوکه کردن جریان معکوس سلف، قطع می‌گردند. مزیت اینورتر باک دوگانه با ساختار سری این است که مشکلات shoot-through موجود در اینورترهای نیم پل، در این مدل وجود ندارد. از این رو قابلیت اطمینان سیستم افزایش می‌یابد. اما همچنان ولتاژ لینک DC باید دو برابر پیک ولتاژ شبکه باشد و این مورد از ضعف آن‌ها خواهد بود.

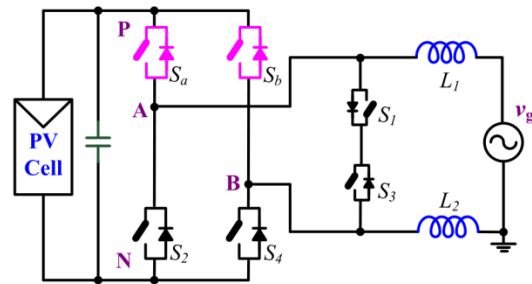
اکنون برای نمونه، اینورتر H5 در گروه اینورترهای با سلف متقارن تحلیل می‌گردد. مبدل H5 به گونه‌ای از ساختار اصلی مبدل اینورتر تمام پل استخراج شده است که یک کلید اضافی در بالای ولتاژ DC به کار رفته باشد. در این مبدل، ۳ کلید بالایی در فرکانس بالا و کلیدهای پایینی در فرکانس قدرت کار می‌کنند. ویژگی مهم این مبدل در قطع جریان‌های ناشی حالت مشترک، خاموش کردن کلید پنجم و حذف مسیر شارش  $i_{cm}$  از قسمت DC به سمت AC شبکه است. در حالت هرزگرد در این اینورتر ۲ کلید روشن می‌باشند، اما در حالت اکتیو، جریان از سه کلید مسیر خود را می‌بندد. این موضوع باعث افزایش تلفات در این مبدل شده و بازدهی آن را پایین می‌آورد.

### ۳. اینورتر پیشنهادی

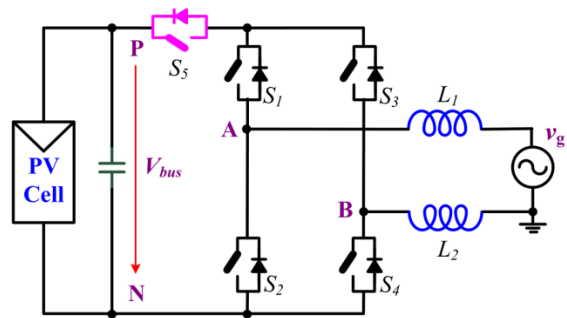
مدار اینورتر پیشنهادی، ترکیبی از خانواده اینورترهای H6 و اینورترهای سلف متقارن است. در واقع این اینورتر در دو ساق طراحی شده که می‌تواند با دو سلف در فیلتر خروجی خود، یک ولتاژ سینوسی با  $THD^2$  بسیار پایین تولید کند. شکل اینورتر پیشنهادی در تصویر (۱۰) نشان داده شده است. همان گونه که ملاحظه می‌کنید این اینورتر از ۶ کلید و ۲ دیود تشکیل شده است که ۴ کلید (از شماره ۱ تا ۴) در فرکانس بالا و کلیدهای ۵ و ۶ به همراه دیودهای سری با آن‌ها در فرکانس پایین کار می‌کنند. الگوریتم سویچینگ آن نیز در شکل



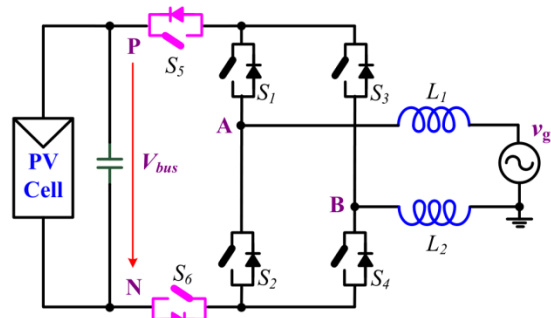
شکل (۶): ساختار باک دوگانه سری [۲۴]



شکل (۷): ساختار H5 [۲۵]



شکل (۸): ساختار H5 [۲۶]

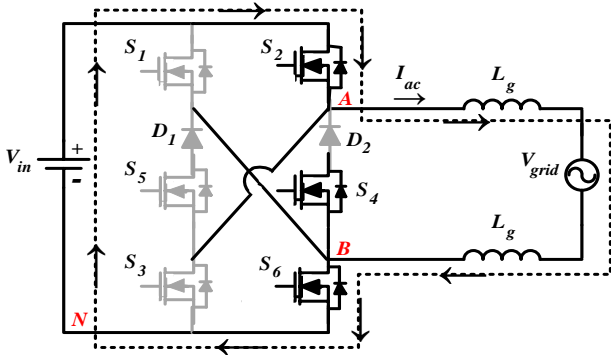


شکل (۹): ساختار H6 [۲۷]

حال می‌توان طرز عملکرد گروه اینورترهای با سلف نامتقارن را (به‌عنوان نمونه اینورتر باک دوگانه) چنین بیان کرد: اگر دو مازول مبدل باک<sup>۱</sup> با هم ادغام گردند (به‌صورت سری یا موازی) یک اینورتر بدون ترانسفورماتور باک دوگانه به دست می‌آید. در این توپولوژی

ارائه یک اینورتر تک فاز فتوولتاییک جدید با بازدهی بسیار بالا به منظور... ۷

$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(L_g - L_A)}{(L_B + L_A)} = \frac{V_{dc} + 0}{2} = \frac{V_{dc}}{2} = cte \quad (9)$$

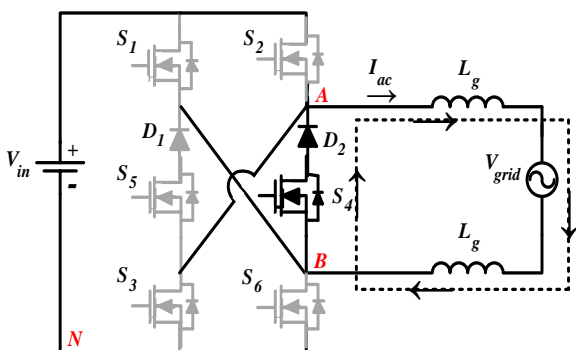


شکل (۱۲): ساختار اینورتر پیشنهادی در حالت اول

۲.۳. حالت دوم

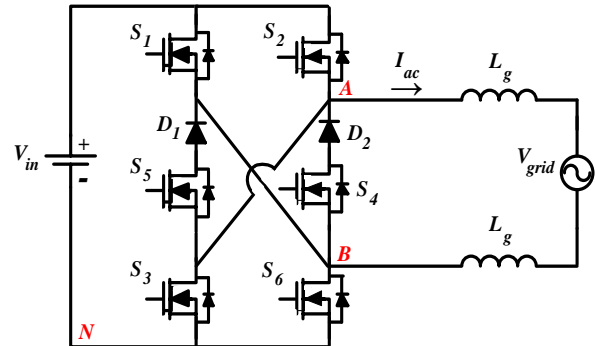
در این حالت (شکل ۱۳)، هنوز کلیدهای ۱ و ۳ و ۵ خاموش‌اند. اما کلید ۲ نیز در مدت زمان کوتاهی (مدت زمان Mode 2 نشان داده شده در شکل ۱۱) خاموش می‌شوند. این لحظه، زمان هرزگرد است. لذا قسمت DC از قسمت AC دکوپله شده و راهی برای شارش جریان نشستی حالت مشترک باقی نمی‌گذارد. لذا جریان نشستی حالت مشترک حذف می‌گردد. پس با توجه به توپولوژی مدار می‌توان بیان کرد که  $V_{AN}=V_{BN}$  است. در نتیجه می‌توان نوشت:

$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(L_g - L_g)}{(L_B + L_A)} = \frac{\frac{V_{dc}}{2} + \frac{V_{dc}}{2}}{2} = \frac{V_{dc}}{2} = cte \quad (10)$$

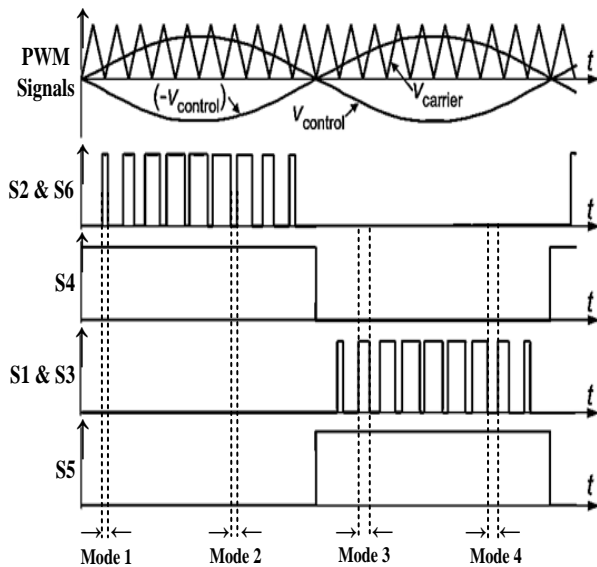


شکل (۱۳): ساختار اینورتر پیشنهادی در حالت دوم

(۱۱) به تصویر کشیده شده است. شایان ذکر است که هیچ‌یک از دیودهای موازی سویچ‌ها، در هیچ بازه زمانی هدایت نمی‌کنند. این اینورتر در چهار حالت بهره‌برداری می‌شود تا جریان نشستی حذف گردد. در ذیل، این چهار حالت به تفصیل بیان خواهند شد.



شکل (۱۰): ساختار اینورتر پیشنهادی



شکل (۱۱): الگوی سویچینگ اینورتر پیشنهادی

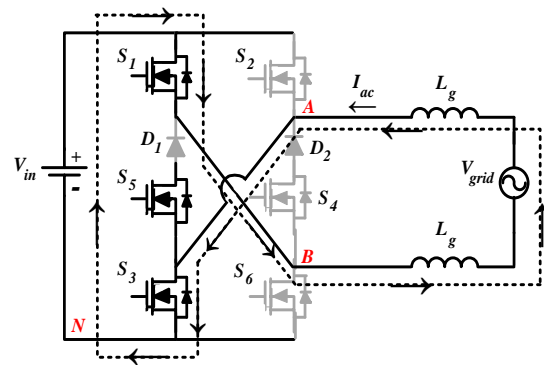
۱.۳. حالت اول

در این حالت (شکل ۱۲)، کلیدهای ۱ و ۳ و ۵ خاموش‌اند. کلید ۴ در فرکانس ۵۰ هرتز کار می‌کند و پالس SPWM<sup>۱</sup> به کلیدهای ۲ و ۶ اعمال می‌گردد. در این حالت در ابتدا فرض می‌شود که کلیدهای ۲ و ۶ روشن هستند. لذا ولتاژ  $V_{dc}$  رو سر دیود ۲ می‌افتد و دیود هدایت نمی‌کند. در نتیجه جریان از طریق کلیدهای ۲ و ۶ از قسمت DC به قسمت AC شارش می‌کند. در این حالت  $V_{AN}=V_{dc}$  و  $V_{BN}=0$  هستند. لذا می‌توان نوشت:

۳.۳. حالت سوم

در این حالت (شکل ۱۴)، کلیدهای ۲ و ۴ و ۶ همگی خاموش هستند و در ساق دیگر، کلید ۵ در فرکانس خط و کلیدهای ۱ و ۳ در فرکانس سویچینگ کار می‌کنند. اکنون فرض می‌کنند. در این حالت، کلیدهای ۱ و ۳ روشن باشند. ولتاژ  $V_{dc}$  با بایاس معکوس دو سر دیود ۱ می‌افتد و آن را خاموش می‌کند. لذا روش بودن کلید ۵ در حالی که کلیدهای ۱ و ۳ نیز روشن‌اند، بی‌تأثیر خواهد بود. حال جریان از طریق کلیدهای ۱ و ۳ به سمت قسمت  $AC$  مدار شارش پیدا می‌کند. در این حالت  $V_{AN}=0$  و  $V_{BN}=V_{dc}$  هستند. بنابراین خواهیم داشت:

$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(L_g - L_g)}{(L_B + L_A)} = \frac{0 + V_{dc}}{2} = \frac{V_{dc}}{2} = cte \quad (11)$$

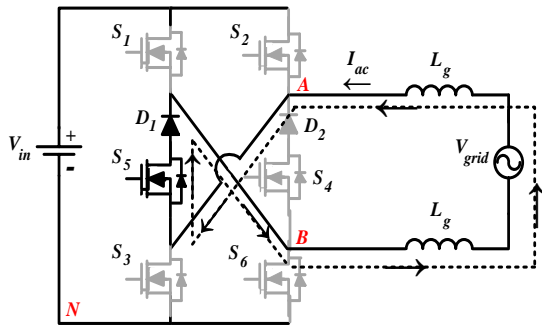


شکل (۱۴): ساختار اینورتر پیشنهادی در حالت سوم

۴.۳. حالت چهارم

در این حالت (شکل ۱۵) کلیدهای ۱ و ۳ خاموش می‌شوند. جریان شبکه  $AC$  در مسیر هرزگردی شامل کلید ۵ و دیود ۱ بسته می‌شود. لذا دوباره قسمت  $AC$  از سمت  $DC$  دکوپل می‌گردد و مسیر شارش جریان نشتی حالت مشترک قطع می‌گردد. بنابراین روابط  $V_{AN}=V_{BN}$  و  $V_{AN}=V_{dc}/2$  صادق می‌باشند. بنابراین:

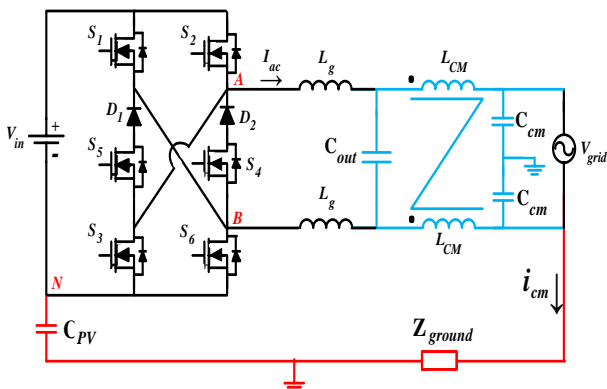
$$V_{t,cm} = \frac{V_{AN} + V_{BN}}{2} + \frac{V_{AN} - V_{BN}}{2} \frac{(L_g - L_g)}{(L_B + L_A)} = \frac{\frac{V_{dc}}{2} + \frac{V_{dc}}{2}}{2} = \frac{V_{dc}}{2} = cte \quad (12)$$



شکل (۱۵): ساختار اینورتر پیشنهادی در حالت چهارم

۴. تحلیل جریان نشتی حالت مشترک

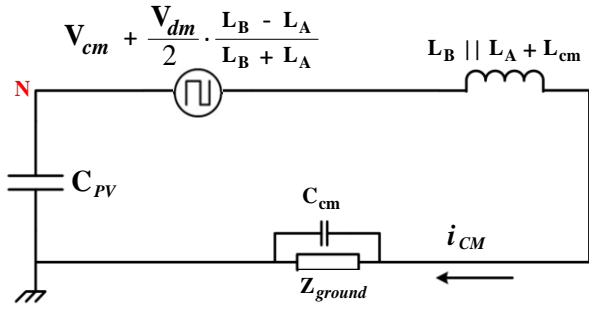
در توپولوژی‌های اینورتر بدون ترانسفورماتور، به دلیل وجود اتصال گالوانی بین آرایه‌های  $PV$  و قسمت  $AC$  شبکه، ممکن است به دلیل پیدایش خازن‌های پارازیتی و نشتی، یک جریان نشتی پدید آید که به جریان نشتی حالت مشترک معروف است. به منظور تحلیل این جریان در حلقه نشان داده شده در شکل (۱)، باید مدار معادل آن را به دست آورد. شکل (۱۶) مدار معادل توپولوژی ارائه شده در حالت شارش جریان نشتی را ارائه می‌کند.



شکل (۱۶): مدار معادل توپولوژی ارائه شده در حالت شارش جریان نشتی

که در آن،  $C_{out}$  خازن فیلتر خروجی،  $L_{CM}$  میزان اندوکتانس حالت مشترک و  $C_{cm}$  نیز، ظرفیت خازنی حالت مشترک را نشان می‌دهند. حال فرض کنید که مقادیر خازن‌های ماسفت<sup>۱</sup> بسیار در مقایسه با  $C_{PV}$  کوچک باشند، لذا می‌توان از تأثیر آن‌ها در محاسبه جریان نشتی صرف نظر نمود. همچنین چون  $C_{out}$  تأثیری بر جریان نشتی ندارد از آن نیز صرف نظر می‌شود. در توپولوژی ارائه شده در حالت اول در نیم سیکل مثبت، فقط کلیدهای ۲ و ۶ روشن می‌باشند. لذا مدار معادل فوق به صورت شکل (۱۷) ساده می‌گردد.

1. Metal Oxide Semiconductor Field Effect Transistor (MOSFET)



شکل (۱۹): مدار معادل شکل (۱۵)

### ۵. محاسبه تلفات مدار

در محاسبه تلفات مدار، اگر جریان بار طبق رابطه (۱۵) بیان شود، می توان مدت زمان هدایت را با  $T(t)$  و مدت زمان خاموش بودن عنصر را با  $T'(t)$  نشان داد. بنابراین:

$$i(t) = I_m \sin(\omega t) \quad (15)$$

$$T(t) = M \sin(\omega t) \text{ \& } T'(t) = 1 - T(t) \quad (16)$$

که  $M$  اندیس مدولاسیون است. همچنین می توان میزان افت ولتاژ کلید  $IGBT$  را طبق رابطه (۱۷) بیان نمود:

$$V_{CE} = V_t + i(t)R_{CE} \quad (17)$$

که در آن  $V_t$  افت ولتاژ کلید و  $R_{CE}$  مقاومت کلکتور امیتر آن می باشند. اکنون به محاسبه تلفات مدار می پردازیم.

### ۱.۵. تلفات کلید $IGBT$

تلفات کلید  $IGBT$  در طول دوره هدایت برابر است با:

$$P_c = \frac{1}{2\pi} \int_0^\pi i(t) \cdot V_{CE} \cdot T(t) d(\omega t) = \frac{I_M V_t M}{4} + \frac{I_M^2 R_{CE} M}{1.5\pi} \quad (18)$$

در زمان خاموشی کلید، چون دیود موازی آن هدایت نمی کند، پس تلفاتی دیود موازی وجود ندارد.

### ۲.۵. تلفات دیود

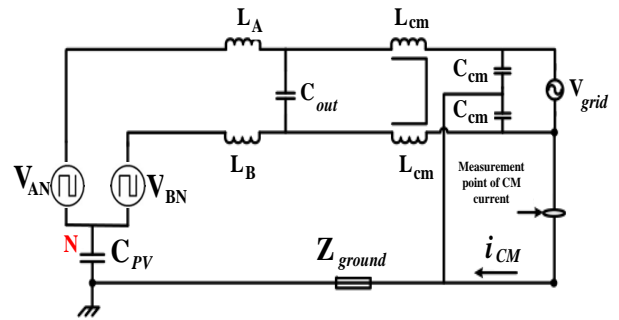
تلفات هدایتی دیود برابر است با:

$$P_d = \frac{1}{2\pi} \int_0^\pi i(t) \cdot (V_f + i(t)R_{ak}) \cdot T'(t) d(\omega t) \quad (19)$$

$$= I_M V_f \left(\frac{1}{\pi} - \frac{M}{4}\right) + I_M^2 R_{ak} \left(\frac{1}{4} - \frac{M}{1.5\pi}\right)$$

همچنین تلفات دیود در حالت موازی معکوس برابر خواهد بود با:

$$P_{arr} = \left( \frac{I_m t_a}{\pi} + \frac{I_{rr}(2t_a + t_b)}{8} \right) V_{dc} f_{sw} \quad (20)$$



شکل (۱۷): مدار معادل ساده شده برای شارش جریان نشتی در حالت اول

همچنین اگر معادلات (۱) و (۳) برحسب  $V_{BN}$  و  $V_{AN}$  حل شود

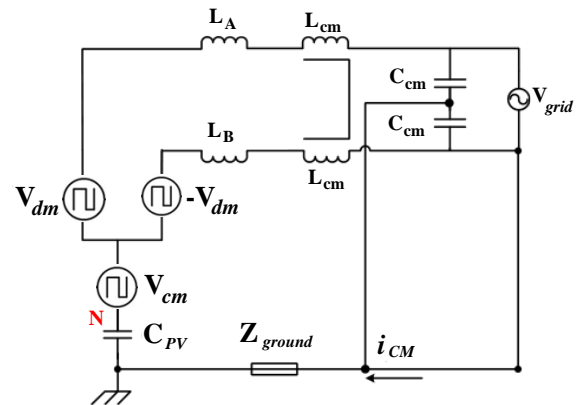
خواهیم داشت:

$$V_{AN} = V_{cm} + \frac{V_{dm}}{2} \quad (13)$$

$$V_{BN} = V_{cm} - \frac{V_{dm}}{2} \quad (14)$$

بنابراین مدار معادل توپولوژی شکل (۱۷) به صورت شکل (۱۸)

درمی آید:

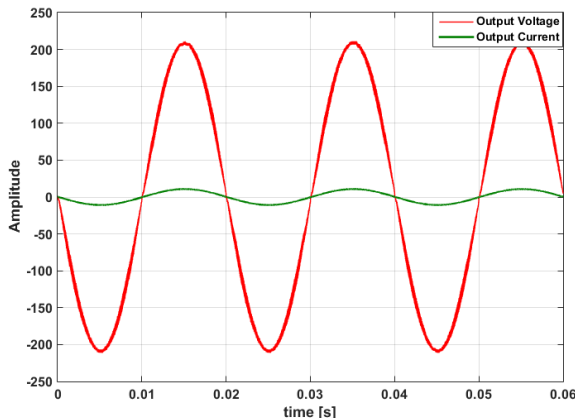


شکل (۱۸): مدار معادل ساده شده شکل (۱۴) در تحلیل جریان نشتی

که اگر آن را به منظور محاسبه جریان نشتی در حلقه مورد نظر معادل کنیم، شکل (۱۹) حاصل خواهد شد. بنابراین تمامی روابط (۴ تا ۸) در این حلقه صادق می باشند و  $V_{CM}$  ثابت می ماند. در نتیجه جریان حالت مشترک حذف خواهد شد.

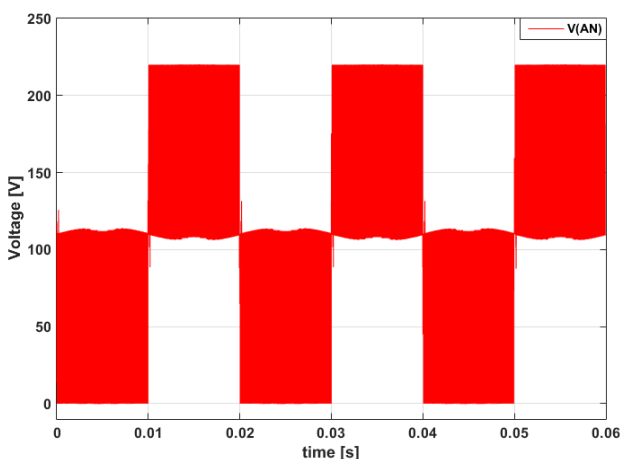


در ساختار پیشنهادی ارائه شده برای اینورتر، فقط بار اهمی تغذیه می‌گردد. این مطلب در مراجع [۲۷-۲۱] قویاً توصیه شده است؛ زیرا اکثر بارهای موجود در ریزشبه‌های توان پایین از نوع اهمی می‌باشند و می‌توان با تقریب خوبی از قسمت سلفی آن‌ها صرف‌نظر کرد. در مورد تغذیه بارهای اهمی سلفی در ریزشبه‌ها، بحث کنترل ضریب توان و کنترل  $Q$  پیش می‌آید که این موضوعات از حوصله مقاله پیش رو خارج است. حال با توجه به اینکه در تغذیه بار اهمی، جریان و ولتاژ بار هم‌فاز هستند، در شکل (۲۰) نیز، این هم‌فازی به تصویر کشیده شده است.



شکل (۲۰): نمودارهای ولتاژ (قرمز رنگ) و جریان (سبز رنگ) خروجی اینورتر پیشنهادی

نظر به اینکه اینورترهای تک‌فاز فقط تا بارهای حدوداً پنج تا هشت کیلووات مورد بهره‌برداری قرار می‌گیرند، اینورتر پیشنهادی در شبیه‌سازی‌های صورت‌گرفته حداکثر با بار ۸ کیلووات ارزیابی شده است. نتایج خروجی نشان از عملکرد بسیار مناسب طرح پیشنهادی می‌دهد. برای بارهای بزرگ‌تر از مقدار فوق، از اینورترهای سه فاز استفاده می‌کنند.



شکل (۲۱): نمودار ولتاژ  $V_{AN}$  در اینورتر پیشنهادی

که در رابطه فوق، پارامترها از مشخصه سویچینگ دیود و مشخصه بازیابی معکوس<sup>۱</sup> آن تعیین می‌شوند.  $I_{rr}$  ماکزیمم مقدار جریان بازیابی معکوس دیود،  $t_a$  مدت زمان رسیدن جریان از مقدار صفر به مقدار  $I_{rr}$  و  $t_b$  نیز مدت‌زمان بازگشت جریان از مقدار  $I_{rr}$  به صفرند.

همچنین توان تلفاتی لحظه سویچینگ دیود طبق رابطه (۲۱)

محاسبه می‌شود:

$$P_{dsw} = \frac{1}{4} I_{rr} t_b V_{dc} f_{sw} \quad (21)$$

دقت کنید که توان تلفاتی سویچینگ IGBT طبق روابط ارائه شده

در مرجع [۲۸] محاسبه و منظور می‌شود. اشاره به آن روابط در اینجا، از حوصله مقاله خارج است. اما در تحلیل تلفات توان اینورتر از آن‌ها استفاده شده است.

## ۶. شبیه‌سازی و تحلیل نتایج

اینورتر پیشنهادی با مشخصات ارائه شده در جدول (۱)، مورد آزمایش قرار داده شد. نتایج خروجی در شکل‌های (۲۰) تا (۲۴) ارائه شده‌اند. این نمودارها حاکی از عملکرد مناسب اینورتر با THD بسیار پایین و حدود ۱/۵ درصد است.

جدول (۱): مقادیر اینورتر تحت آزمایش

مقدار	المان
۲۲۰ V	ولتاژ ورودی
۲۵۰۰ W	بار خروجی
۳۰ kHz	فرکانس کلیدزنی
۵۰ Hz	فرکانس خط
۱ mH	هر دو سلف فیلتر
۰/۰۱ Ohm	مقاومت زمان روشن شدن کلید
۰/۸ V	ولتاژ فرورود دیود

الگوریتم کلیدزنی مورد استفاده بر مبنای روش SPWM می‌باشد که در شکل (۱۱) تشریح شده است. در این روش، موج کنترلی با فرکانس خط ۵۰ هرتز، با موج دندانه‌اره‌ای فرکانس بالای ۳۰ kHz مقایسه شده و سیگنال‌های اعمالی به کلیدهای S1 تا S6 به آسانی تولید می‌گردند.

این روش کنترل کلیدزنی در عین سادگی، به آسانی می‌تواند جریان نشی حالت مشترک را با استراتژی AC Bypass حذف کند. استراتژی مزبور بیان می‌کند که مسیر جریان حالت مشترک AC شده در قسمت AC اینورتر، توسط کلیدزنی مطلوب قطع گردد. این موضوع باعث ثابت نگه‌داشته شدن  $V_{t,cm}$  می‌شود و قسمت DC از قسمت AC مجزا می‌گردد که در چهار حالت و در بخش‌های ۱.۳ تا ۴.۳ مقاله تشریح شده است.

### 1. Reverse Recovery

۲. عبور از قسمت AC

## ارائه یک اینورتر تک فاز فتوولتاییک جدید با بازدهی بسیار بالا به منظور... ۱۱

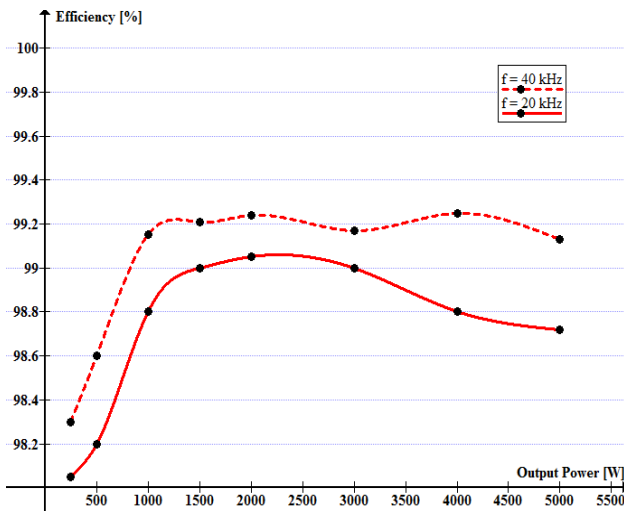
جدول (۲): مقایسه تلفات اینورتر پیشنهادی با چند اینورتر معروف

توان خروجی [W]	مجموع تلفات توان [W]			مبدل پیشنهادی
	H5	HERIC	H6	
۵۰۰۰	۷۵/۰	۵۵/۳	۹۴/۶	۵۲/۱
۲۵۰۰	۲۷/۷	۲۰/۴	۳۵/۰	۱۸/۵
۱۵۰۰	۱۴/۵	۱۰/۷	۱۸/۳	۸/۳
۱۰۰۰	۹/۲	۶/۸	۱۱/۵	۵/۰
۵۰۰	۴/۶	۳/۶	۵/۷	۲/۱
۲۵۰	۲/۷	۲/۲	۳/۲	۱/۶

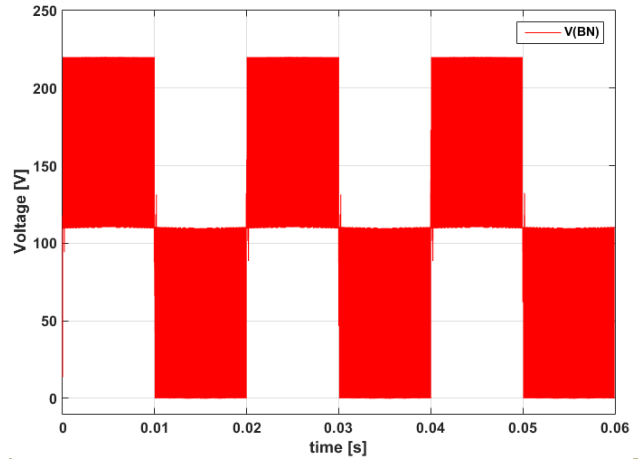
جدول (۳): مقایسه تعداد المان‌های اینورتر پیشنهادی با چند اینورتر معروف در دو حالت کاری Active و Freewheel

حالت کاری	تعداد المان‌ها			مبدل پیشنهادی
	H5	HERIC	H6	
Active	۳ کلید	۲ کلید	۳ کلید	۲ کلید
Freewheel	۲ کلید	۲ کلید	یک کلید و یک دیود	یک کلید و یک دیود

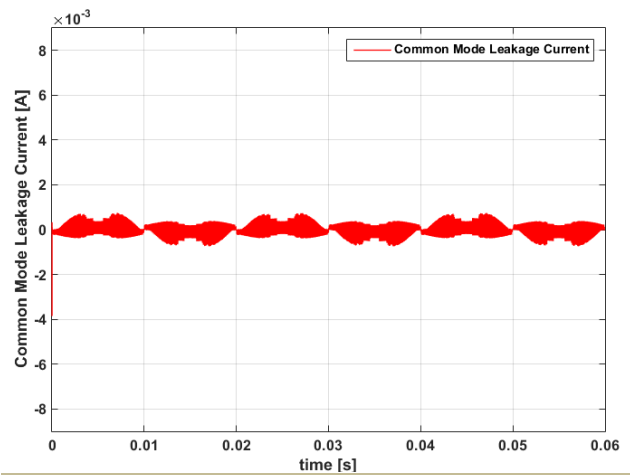
از آنجایی که طبق جدول (۳) در اینورتر پیشنهادی تعداد عناصر نیمه‌رسانای قرارگرفته در مسیر جریان کمتر است، راندمان آن بالاتر خواهد بود. اکنون اگر اینورتر را در دو فرکانس مختلف ۲۰ و ۴۰ کیلوهرتز مورد بهره‌برداری قرار دهیم، نمودار بازده بر حسب توان خروجی به شرح زیر است. مشاهده می‌شود که با افزایش فرکانس، بازده بهبود می‌یابد. اما افزایش بیش از حد فرکانس ممکن است باعث افزایش نامعقول تلفات سویچینگ نیز بشود.



شکل (۲۵): نمودار بازده بر حسب توان خروجی در دو فرکانس مختلف

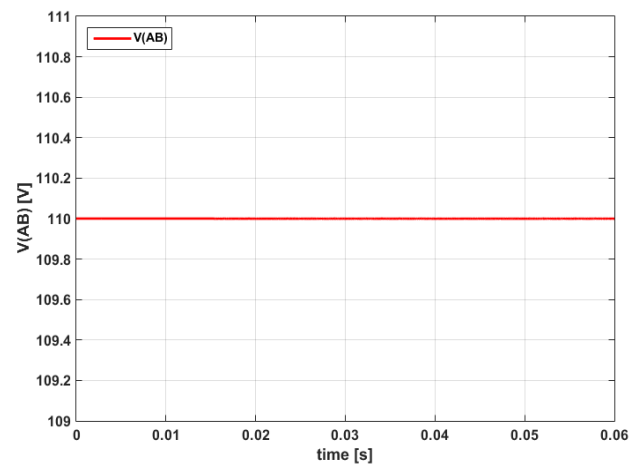


شکل (۲۲): نمودار ولتاژ  $V_{BN}$  در اینورتر پیشنهادی



شکل (۲۳): نمودار  $I_{CM}$  در اینورتر پیشنهادی

حال می‌توان به منظور ارزیابی اینورتر، در یک مقایسه ساده برای اینورتر پیشنهادی با چند اینورتر نوعی، می‌توان جدول (۲) را محاسبه و تدوین کرد.



شکل (۲۴): نمودار ولتاژ  $V_{AB}$  در اینورتر پیشنهادی

## ۷. نتیجه گیری

در این مقاله، یک روش اینورتر نوین به منظور حذف جریان نشتی حالت مشترک ارائه شده است. به منظور افزایش بازده در اینورترهای تک فاز فتوولتائیک متصل به شبکه، باید تعداد المان‌های فعالی (کلید و دیود) که در مسیر شارش جریان قرار می‌گیرند، به حداقل برسد. این موضوع به وضوح در توپولوژی ارائه شده مورد توجه قرار گرفته است. میزان تلفات کمتر، قابلیت اطمینان بالا و راندمان چشمگیر در این ساختار نسبت به موارد مشابه موجود، از ویژگی‌های دیگر اینورتر فتوولتائیک پیش رو می‌باشد. نظر به اینکه جریان نشتی حالت مشترک باید در کاربردهای متصل به شبکه حذف گردد، در این مقاله با بیان

## مراجع

- [۱] یزدانی فرد، فریده، عامری، مهران، ابراهیم نیا بجستان، احسان، «بررسی تأثیر متغیرهای مختلف بر عملکرد یک سیستم فتوولتائیک/حرارتی صفحه تخت آبی»، نشریه مهندسی و مدیریت انرژی، جلد ۶، شماره ۲، صفحه ۴۶-۵۹، ۱۳۹۵.
- [۲] خراسانی زاده، حسین، مسچی، سید مرتضی، «تعیین زاویه شیب بهینه ماهانه، فصلی، شش ماهه و سالانه کلکتورهای خورشیدی تخت در کاشان»، نشریه مهندسی و مدیریت انرژی، جلد ۳، شماره ۴، صفحه ۳۸-۴۹، ۱۳۹۲.
- [۳] هاتفی عین‌الدین، علیرضا، صادقی یزدانخواه، احمد، کاظم زاده، رسول، «سامانه تولید انرژی تجدیدپذیر ترکیبی با سیستم کنترل بهبود یافته با استفاده از الگوریتم جست‌وجوی هارمونی»، نشریه مهندسی و مدیریت انرژی، جلد ۴، شماره ۴، صفحه ۲-۱۵، ۱۳۹۳.
- [4] Guo, X., Wei, B., Zhu, T., Lu, Z., Tan, X., Sun, X., Zhang, C., "Leakage Current Suppression of Three-Phase Flying Capacitor PV Inverter With New Carrier Modulation and Logic Function", IEEE Transactions on Power Electronics, Vol. 33, No. 3, pp. 2127-2135, 2018.
- [5] Anandababu, C., Fernandes, B., "Leakage Current Generation in View of Circuit Topology of Non-Isolated Full-Bridge Neutral Point Clamped Grid-Tied Photovoltaic Inverters", IET Power Electronics, Vol. 9, No. 8, pp. 1571-1580, 2016.
- [6] Siwakoti, Y. P., Blaabjerg, F., "Common-Ground-Type Transformerless Inverters for Single-Phase Solar Photovoltaic Systems", IEEE Transactions on Industrial Electronics, Vol. 65, No. 3, pp. 2100-2111, 2018.
- [7] Dutta, S., Debnath, D., Chatterjee, K., "A Grid-Connected Single-Phase Transformerless Inverter Controlling Two Solar PV Arrays Operating Under Different Atmospheric Conditions", IEEE Transactions on Industrial Electronics, Vol. 65, No. 1, pp. 374-385, 2018.
- [8] Kadam, A., Shukla, A., "A Multilevel Transformerless Inverter Employing Ground Connection Between PV Negative Terminal and Grid Neutral Point", IEEE Transactions on Industrial Electronics, Vol. 64, No. 11, pp. 8897-8907, 2017.
- [9] Ardashir, J. F., Sabahi, M., Hosseini, S. H., Blaabjerg, F., Babaei, E., Gharehpetian, G., "A Single-Phase Transformerless Inverter With Charge Pump Circuit Concept for Grid-Tied PV Applications", IEEE Transactions on Industrial Electronics, Vol. 64, No. 7, pp. 5403-5415, 2017.
- [10] Islam, M., Mekhilef, S., "Efficient Transformerless MOSFET Inverter for a Grid-Tied Photovoltaic System", IEEE Transactions on Power Electronics, Vol. 31, No. 9, pp. 6305-6316, 2016.
- [11] Cho, Y. W., Cha, W. J., Kwon, J. M., Kwon, B. H., "Improved Single-Phase Transformerless Inverter with High Power Density and High Efficiency for Grid-Connected Photovoltaic Systems", IET Renewable Power Generation, Vol. 10, No. 2, pp. 166-174, 2016.
- [12] Germany Standards, "Automatic Disconnection Device between a Generator and the Public Low-Voltage Grid", DIN VDE, Vol. 0126-1-1, 2006.
- [13] Steca Grid. [Online]. Available: WWW.STECA.COM.
- [14] Goodway. [Online]. Available: WWW.GOODWE.COM.
- [15] Moslehi, K., Kumar, R., "A Reliability Perspective of the Smart Grid", IEEE Transactions on Smart Grid, Vol. 1, No. 1, pp. 57-64, 2010.
- [16] IEEE Standards, "IEEE Draft Guide for the Application of Insulation Coordination", in IEEE PC62.82.2/D3, 2015.
- [17] Ferrero, A., Petri, D., Carbone, P., Catelani, M., "Reliability Measurements in Modern Measurements: Fundamentals and Applications", Wiley-IEEE Press, Vol. 1, No. 1, pp. 400-420, 2015.
- [18] Goodrich, A., James, T., Woodhouse, M., "Residential, Commercial, and Utility-Scale Photovoltaic (PV) System Prices in the United States: Current Drivers and Cost-Reduction Opportunities", NREL Technical Report, Vol. 1, No. 1, pp. 1-64, 2012.
- [19] Nguyen, L. V., Tran, H., Johnson, T. T., "Virtual Prototyping for Distributed Control of a Fault-Tolerant Modular Multilevel Inverter for Photovoltaics", IEEE

- Transactions on Energy Conversion, Vol. 29, No.4, pp. 841–850, 2014.
- [20] Meneses, D, Blaabjerg, F., Garcia, O., Cobos, J. A., "Review and Comparison of Step-Up Transformerless Topologies for Photovoltaic AC-Module Application", IEEE Transactions on Power Electronic, Vol. 28, No. 6, pp. 2649-2663, 2013.
- [21] Ma, L., Kerekes, T., Rodriguez, P., Jin, X., Teodorescu, R., Liserre, M., "A New PWM Strategy for Grid-Connected Half-Bridge Active NPC Converters With Losses Distribution Balancing Mechanism", IEEE Transactions on Power Electronics, Vol. 30, No. 9, pp. 5331-5340, 2015.
- [22] Zhou, L., Gao, F., Xu, T., "A Family of Neutral-Point-Clamped Circuits of Single-Phase PV Inverters: Generalized Principle and Implementation", IEEE Transactions on Power Electronics, Vol. 32, No. 6, pp. 4307-4319, 2017.
- [23] Wang, L., Shi, Y., Xie, R., Li, H., "Ground Leakage Current Analysis a Suppression in a 60-kW 5-Level T-Type Transformerless SiC PV Inverter", IEEE Transactions on Power Electronics, Vol. 33, No. 2, pp. 1271-1283, 2018.
- [24] Khan, A. A., Cha, H., "Dual-Buck-Structured High-Reliability and High-Efficiency Single-Stage Buck-Boost Inverters", IEEE Transactions on Industrial Electronics, Vol. 65, No. 4, pp. 3176-3187, 2018.
- [25] Zaid, S. A., Kassem, A. M., "Review, Analysis and Improving the Utilization Factor of a PV-Grid Connected System via HERIC Transformerless Approach", Renewable and Sustainable Energy Reviews, Vol. 73, No. , pp. 1061-1069, 2017.
- [26] Saridakis, S., Koutroulis, E., Blaabjerg, F., "Optimization of SiC-Based H5 and Conergy-NPC Transformerless PV Inverters", IEEE Journal of Emerging and Selected Topics in Power Electronics, Vol. 3, No. 2, pp. 555-567, 2015.
- [27] Zhang, L., Sun, K., Xing, Y., Xing, M., "H6 Transformerless Full-Bridge PV Grid-Tied Inverters", IEEE Transactions on Power Electronics, Vol. 29, No. 3, pp. 1229-1238, 2014.
- [28] Cha, W. J., Kim, K. T., Cho, Y. W., Lee, S. H., Kwon, B. H., "Evaluation and Analysis of Transformerless Photovoltaic Inverter Topology for Efficiency Improvement and Reduction of Leakage Current", IET Power Electronics, Vol. 8, No. 2, pp. 255-267, 2015.